

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-116277

(43)Date of publication of application : 20.05.1988

(51)Int.Cl.

G06F 15/68
H04N 1/46

(21)Application number : 61-263398

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 05.11.1986

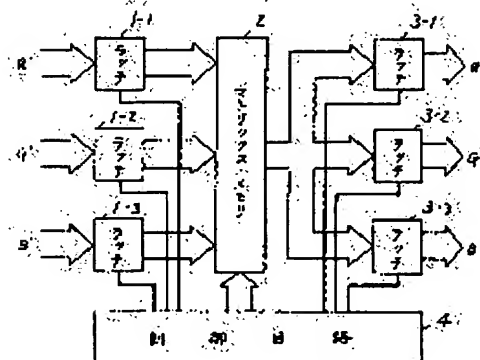
(72)Inventor : YUMIBA TAKASHI
NAMOTO YOSHITERU
YASUOKA HIDEJI
KONISHI SHINICHI

(54) COLOR CORRECTING DEVICE

(57)Abstract:

PURPOSE: To omit the use of an expensive multiplier and to obtain an optional hue by providing the titled device with a memory for storing results obtained by multiplying respective color decomposition signals by a masking factor and by adding respective multiplied results.

CONSTITUTION: Color decomposition signals R' , G' , B' obtained by photoelectrically scanning a color original and color-decomposing the scanned image through color filters or the like are respectively latched by latch circuits 1-1W1-3. These signals R' , G' , B' are applied to a matrix memory 2 as address signals. Results R , G , B obtained by multiplying the signals R' , G' , B' by the masking factor and adding respective multiplied values are previously stored in the memory 2 as data. The data R are selected so as to be outputted by a control circuit 4, the output of the memory 2 is latched by a latch circuit 3-1, the data G and then the data B are outputted from the memory 2 and latched by latch circuits 3-2, 3-3. Thus, the color-corrected color signals R , G , B can be obtained.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-116277

⑬ Int. Cl.⁴

G 06 F 15/68
H 04 N 1/46

識別記号

310

庁内整理番号

8419-5B
6940-5C

⑭ 公開 昭和63年(1988)5月20日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 色補正装置

⑯ 特 願 昭61-263398

⑰ 出 願 昭61(1986)11月5日

⑱ 発 明 者	弓 場 隆 司	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	名 本 吉 輝	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	安 岡 秀 司	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	小 西 信 一	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑲ 出 願 人	松下電器産業株式会社	大阪府門真市大字門真1006番地	
⑳ 代 理 人	弁理士 中尾 敏男	外1名	

明 細 書

1、発明の名称

色補正装置

2、特許請求の範囲

(1) 原画像を色分解して得られる各色分解信号にマスクング係数を乗じて加算するマスクング方式による色信号補正方法において、前記各色分解信号にマスクング係数を乗じて、この各々の乗算結果を加算したものを記憶したメモリを備え、各色分解信号をアドレスとして前記メモリに与えて各色分解信号に応じて前記メモリよりマスクング結果を読み出し、補正された色信号を得ることを特徴とする色補正装置。

(2) メモリはリード・オンリー・メモリ(ROM)により構成され、計算値を記憶しておくことを特徴とする特許請求の範囲第1項記載の色補正装置。

(3) メモリはランダム・アクセス・メモリ(RAM)により構成され、CPU、ROM、RAM、I/Oポートからなるマイクロコンピュータと、マスク

ング係数を任意に設定できるマスクング係数設定手段とを備え、このマスクング係数設定手段の出力を前記I/Oポートから読み込み、各色分解信号にマスクング係数を乗じて加算した結果をマイクロコンピュータにより計算して、前記RAMにテーブルとして書き込むことを特徴とする特許請求の範囲第1項記載の色補正装置。

3、発明の詳細な説明

産業上の利用分野

本発明はカラー画像を光電的に読み取り、得られる色分解信号に色補正を施すもので、特にその一手法であるマスクング方法に関するものである。

従来の技術

従来のカラーキャナ等においては、フィルタを切り換えたり、光源を切り換えたりして色分解を行っており、フィルタや光源の分光感度特性のスペクトルの拡がりのため、例えば原稿像を赤色光、緑色光、青色光に色分解しても赤色光に緑色光や青色光の成分が含まれていた。緑色光、青色光にしても同様であった。この様な色信号で例え

特開昭63-116277 (2)

ばプリンタなどで再生すると原画像と再生画像で異なったものとなっていた。

従来より色信号の濁りを補正するためにマスクング方法により色補正が行われていた(例えば特開昭58-178355号公報)。マスクング方法を説明すると下記に示すマトリックス演算を行い色補正を施すものである。

$$\begin{bmatrix} R \\ G \\ B \end{bmatrix} = \begin{bmatrix} a_{11} & a_{12} & a_{13} \\ a_{21} & a_{22} & a_{23} \\ a_{31} & a_{32} & a_{33} \end{bmatrix} \begin{bmatrix} R' \\ G' \\ B' \end{bmatrix} \quad (1)$$

ただし R', G', B' は色分解信号、 R, G, B は補正された色信号である。

第3図は従来のマスクング方法を用いた色補正装置のブロック図である。第3図において100-1, 2, 3は色分解により得られる R', G', B' 信号を各々ラッチするラッチ回路、101-1, 2, 3は各々 a_{11}, a_{21}, a_{31} と a_{12}, a_{22}, a_{32} および a_{13}, a_{23}, a_{33} のマスクング係数を記憶し

る。同じようにして $G = a_{21} \times R' + a_{22} \times G' + a_{23} \times B'$ 、 $B = a_{31} \times R' + a_{32} \times G' + a_{33} \times B'$ が得られる。

発明が解決しようとする問題点

このような従来の色補正方法では、乗算器および加算器が必要になり、回路規模が大きくなり、また読み取りの速度が高速になるにつれて乗算器が非常に高価なものになっていた。

問題点を解決するための手段

本発明は上記した問題点を解決するために、色分解して得られた各色分解信号にマスクング係数を乗じて、この各々の乗算結果を加算したものをメモリに記憶しておき、各色分解信号をアドレスとして前記メモリに与えて、各色分解信号に応じて前記メモリよりマスクング結果を読み出し、補正された色信号を得るものである。

作 用

本発明は上記した手段により、メモリに色分解信号 R', G', B' より一義的に決まる色信号を記憶させておくので、色分解信号 R', G', B' をアドレスとしてメモリに与えるだけで色補正された

ておくマスクング係数メモリ、102-1, 2, 3はマスクング係数 a_{ij} と色信号 R', G', B' とを乗算する乗算器、103は乗算器の出力を加算する加算器、104-1, 2, 3は加算されて補正された色信号 R, G, B を色信号別にラッチするラッチ回路、105はラッチ回路のタイミングやマスクング係数メモリの選択を行う制御回路である。

このブロック図を用いて従来の技術について説明する。

色分解信号 R', G', B' を所定のタイミングでラッチ回路100-1, 2, 3でラッチする。ラッチされたデータは乗算器102-1, 2, 3に入力される。また一方の乗算器の入力にはマスクング係数メモリの内容が入力される。 R 信号を得るためには制御回路105により各々のマスクング係数メモリ101-1, 2, 3より a_{11}, a_{12}, a_{13} が出力されて乗算器102-1, 2, 3により $a_{11} \times R', a_{12} \times G', a_{13} \times B'$ が演算されて加算回路103により $R = a_{11} \times R' + a_{12} \times G' + a_{13} \times B'$ がえられ

R, G, B 色信号が得られるものである。

実 施 例

第1図は本発明の第1の実施例のブロック図である。第1図において、1-1, 2, 3は色分解された R', G', B' 色分解信号の各々を所定のタイミングでラッチするラッチ回路、2はマスクング係数と R', G', B' 色分解信号とを乗じて、この各々の乗算結果を加算したものを記憶しておくマトリックスメモリ、3-1, 2, 3はマトリックスメモリの出力を R, G, B 色信号別にラッチするラッチ回路、4はラッチ回路1-1, 2, 3と3-1, 2, 3およびマトリックスメモリの出力データの切り換えを制御する制御回路である。

第1図を用いて本発明の第1の実施例について説明する。カラー原稿を光電走査して色フィルタ等で色分解して得られた R', G', B' 色分解信号をラッチ回路1-1, 2, 3で各々ラッチする。このラッチされた R', G', B' 色分解信号をアドレス信号としマトリックスメモリ2に与える。マトリックスメモリ2には予めマスクング係数と

特開昭63-116277 (3)

R', G', B' 色分解信号とを乗じて、各々を加算した結果がデータとして記憶されている。つまり $R = a_{11} \times R' + a_{12} \times G' + a_{13} \times B'$ 、 $G = a_{21} \times R' + a_{22} \times G' + a_{23} \times B'$ 、 $B = a_{31} \times R' + a_{32} \times G' + a_{33} \times B'$ が記憶されている。まず制御回路4によりマトリックスメモリ2から $a_{11} \times R' + a_{12} \times G' + a_{13} \times B'$ のデータが出力されるように選択されラッチ回路3-1によりマトリックスメモリの出力がラッチされる。次に制御回路4によりマトリックスメモリ2から $a_{21} \times R' + a_{22} \times G' + a_{23} \times B'$ のデータが出力され、次に制御回路4によりマトリックスメモリ2から $a_{31} \times R' + a_{32} \times G' + a_{33} \times B'$ のデータが出力されて各々ラッチ回路3-2, 3によりラッチされる。このようにして色補正されたR, G, B色信号を得ることができる。

第2図は本発明の第2の実施例のブロック図である。5はCPU、6はROM、7はRAM、8はI/Oポートであり、CPU5, ROM6, RAM7, I/Oポート8によりマイクロコンピュータ9を構成している。10はマイクロコンピ

ュータ9のアドレスバスと R', G', B' 色分解信号の信号線とを切り換えるアドレス切り換え手段、11はマイクロコンピュータ9のデータバスとラッチ回路3-1, 2, 3への信号線とを切り換えるデータバス切り換え手段、12はマスキング係数を任意に設定できるマスキング係数設定手段であり、第1図と同番号のものは同じものである。

第2図を用いて本発明の第2の実施例について説明する。まずボリューム等により構成されたマスキング係数設定手段12により、オペレータが任意のマスキング係数を設定する。この設定されたマスキング係数をマイクロコンピュータ9のI/Oポート8を通じて読み込む。この読み込まれたマスキング係数 $a_{11}', a_{12}', a_{13}'$ に基づいてマイクロコンピュータ9内で $a_{11}' \times R' + a_{12}' \times G' + a_{13}' \times B'$ 、 $a_{21}' \times R' + a_{22}' \times G' + a_{23}' \times B'$ 、 $a_{31}' \times R' + a_{32}' \times G' + a_{33}' \times B'$ の演算を行い、I/Oポート8よりアドレス切り換え手段10、データバス切り換え手段11をマイクロコンピュータ9側になるように制御信号を出力してマトリックスメモリ2に

先ほどの演算結果を格納する。この後、アドレス切り換え手段10、データバス切り換え手段11をマイクロコンピュータ9により各々のラッチ回路側に切り換えて、第1の実施例と同様にして色補正を行うことができる。このようにマスキング係数を任意に変更できるのでオペレータにより自由な色相に設定できる。

また、出力装置の入出力特性が非線型である場合でも、マイクロコンピュータ9により、マスキング係数をその出力装置の入出力特性に合わせてマトリックス演算することにより出力装置にあった色相が得られる。

発明の効果

以上のように本発明の色補正装置によれば、高価な乗算器は必要でなくなり、回路規模も小さくなり、予めマスキング演算結果をメモリに記憶しておくことにより、色補正を行うことができ、また任意にマスキング係数を設定できるので、任意の色相が得られる。

4、図面の簡単な説明

第1図は本発明の第1の実施例における色補正装置のブロック図、第2図は本発明の第2の実施例における色補正装置のブロック図、第3図は従来の色補正装置のブロック図である。

1-1, 2, 3, 3-1, 2, 3……ラッチ回路、2……マトリックスメモリ、4……制御回路、5……CPU、6……ROM、7……RAM、8……I/Oポート、9……マイクロコンピュータ、10……アドレス切り換え手段、11……データバス切り換え手段、12……マスキング係数設定手段。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

